

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of

Applicant	:	Yuh-Chin CHANG et al.)	
)	
Appln. No.	:	Not Yet Assigned)	
)	
Filed	:	January 16, 2004)	
)	
For	:	Variable Frequency Decoding Apparatus)	
		for Efficient Power Management in a)	
Atty. Dkt.	:	Portable Audio Device)	
)	January 16, 2004
		33144-200241		

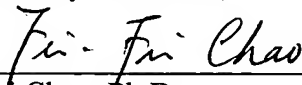
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450
Box: Examining Group

SUBMISSION OF CERTIFIED COPY OF PRIORITY DOCUMENT

Sir:

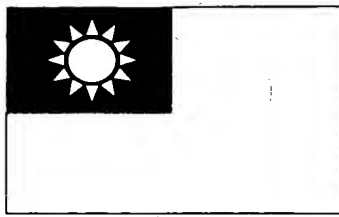
Submitted herewith is a certified copy of Application No. 092128356 filed on October 14, 2003 in Taiwan, the priority of which is claimed in the present application under the provisions of 35 U.S.C. 119.

Respectfully submitted,



Fei-Fei Chao, Ph.D.
Registration No. 43,538
VENABLE LLP
575 7th Street, N.W.
Washington, DC 20004-1604
Telephone: (202) 344-4000
Direct dial: 202-344-8011
Telefax : (202) 344-8300

FFC/rdk
DCDocs2/516392



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 10 月 14 日
Application Date

申請案號：092128356
Application No.

申請人：晶展科技股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 10 月 31 日
Issue Date

發文字號：09221108390
Serial No.

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：

※ 申請日期：

※IPC 分類：

壹、發明名稱：(中文/英文)

可減少耗電的壓縮音訊處理裝置

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

晶展科技股份有限公司

代表人：(中文/英文)

朱 建 彰

住居所或營業所地址：(中文/英文)

新竹市新竹科學工業園區研發二路 13 號 2 樓

國 籍：(中文/英文)

中華民國

參、發明人：(共 4 人)

姓 名：(中文/英文)

1. 張 鈺 欽

2. 陳 鵬 程

3. 周 暉 雅

4. 李 弘 展

住居所地址：(中文/英文)

新竹市新竹科學工業園區研發二路 13 號 2 樓

國 籍：(中文/英文)

中華民國

肆、聲明事項：

伍、中文發明摘要：

本發明可減少耗電的壓縮音訊處理裝置，其至少包括有一解碼器及一提供解碼器時序信號的系統時序產生單元；其中，解碼器接收轉換成位元流的音訊資料後，即時提供該音訊資料之編碼位元率及取樣頻率予系統時序產生單元，使系統時序產生單元送至解碼器的系統時序信號頻率隨變動的編碼位元率及取樣頻率作即時變化，藉以令解碼器以適切變動頻率的時序信號進行解碼，而解決解碼器僅以固定系統時序信號進行解碼所造成的用電效率低落問題。

陸、英文發明摘要：

柒、指定代表圖：

(一)本案指定代表圖為：第(一)圖。

(二)本代表圖之元件代表符號簡單說明：

- | | |
|---------------|------------|
| (10) 解碼器 | (11) 音訊處理器 |
| (20) 系統時序產生單元 | |
| (21) 對照表 | (22) 驅動電路 |
| (23) 切換電路 | |

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

玖、發明說明：

【發明所屬之技術領域】

本發明係關於一種可減少耗電的壓縮音訊處理裝置，尤指一種利用即時改變系統時序信號以可變頻率進行解碼，而達成省電目的之技術。

【先前技術】

由於音樂與語音壓縮技術的蓬勃發展，有愈來愈多的攜帶式音頻裝置（例如雷射播放機(CD player)、數位錄音機等）內設一個或多個解碼器來對利用 MP3、WMA 或 ACELP 等技術進行壓縮的音訊資料進行解碼。而前述音頻裝置在解壓縮的構造方面係如第三圖所示，其至少包括有：

一解碼器（70），係符合 MP3 或 WMA 規格者，用以將位元流(bit stream)解壓縮還原為脈碼調變(PCM)信號，並施以輸出緩衝處理後輸出；

一音訊處理器（71），係設於前述解碼器（70）的輸出端，用以處理其輸出的脈碼調變信號，並輸出至喇叭或耳機播放；

一處理單元（80），係由一微處理器（81）及一時序信號產生器（82）組成，其中，微處理器（81）係由解碼器（70）提供音訊資料的取樣頻率(sampling frequency)，以便在系統初始化之時，供設定系統時序信號(system CLK)的頻率，隨後送出一參數到時序信號產生器

(82)，由時序信號產生器(82)配合一鎖相迴路(PLLCLK)提供的時序信號以產生選定頻率的系統時序信號，並送至解碼器(70)的時序信號輸入端(DSPCLK)，使其根據該系統時序信號進行解碼。

由上述可知，既有音頻裝置的系統時序信號係由處理單元(80)中的微處理器(81)在初始化時即完成設定。然而，當欲處理的音訊資料係透過可變編碼位元率(VBR, Variable Bit Rate)進行編碼時，則系統時序信號的操作頻率即必須高於該可變編碼位元率的平均值，否則即可能出現某些訊框(FRAME)解碼太慢的問題。由上述可知，既有壓縮音訊處理裝置對於大部分的音訊資料均係以固定且偏高頻率的時序信號進行解碼，無形中亦因而造成電力的無謂浪費。

對於所有可攜式電子設備而言，如何減少耗電以延長電池的持續供電時間，係不變的努力方向，而在電池有其一定容量限制的狀況下，如何提高用電效率，減少不必要的電力消耗，亦為延長電池供電時間的有效方法，但既有音頻裝置因處理音訊資料的方式未盡周延，以致用電效率不彰，故有待進一步檢討，並謀求可行的解決方案。

【發明內容】

因此，本發明主要目的在提供一種即時改變系統時序信號使以動態變動的頻率進行解碼之壓縮音訊處理裝置，藉以有效避免電力的無謂消耗，進而達成省電與延長電池

供電時間之目的。

為達成前述目的採取的主要技術手段係令前述裝置至少包括有一解碼器及一提供解碼器時序信號的系統時序產生單元；其中：

該解碼器係即時提供變動的編碼位元率(bit rate)與取樣信號頻率(sampling frequency)予系統時序產生單元；

該系統時序產生單元係根據解碼器送來編碼位元率與取樣信號頻率等即時資訊以動態變換其輸出系統時序信號的頻率；

在前述裝置中，係由解碼器即時提供該音訊資料之編碼位元率及取樣頻率等資訊予系統時序產生單元，使系統時序產生單元根據該即時資訊以動態改變回送至解碼器的系統時序信號頻率，由於解碼器係以適切頻率的時序信號進行解碼，可有效解決解碼器以單一固定的系統時序信號進行解碼所造成的用電效率不彰問題。

前述系統時序產生單元係包括有：

一對照表，係預建相應於不同編碼位元率、取樣頻率等資訊所對應的系統時序信號頻率，藉以比對解碼器提供的即時資訊，以選定對應的系統時序信號頻率；

一驅動電路，係根據對照表選定之頻率產生系統時序信號，回送至解碼器。

在其一實施例中，前述系統時序產生單元之驅動電路具有一第一時序輸出端與一第二時序輸出端，該第一／第二時序輸出端係透過一切換電路與解碼器的系統時序輸入

端連接，而透過切換電路的切換選擇第一或第二時序輸出端送出的系統時序信號送至解碼器，藉以提高切換系統時序信號的速度。

前述切換電路可由一防短暫電磁波干擾(GILTCH)的切換開關構成。

前述對照表係內建於一微處理器中。

【實施方式】

如第一圖所示，係本發明一較佳實施例的系統方塊圖，其包括有：

一解碼器（10），係符合MP3或WMA規格者，其用以將轉換成位元流(bit stream)的音訊資料解壓縮還原為脈碼調變(PCM)信號，並施以輸出緩衝處理後輸出，而由一音訊處理器（11）處理後送至一喇叭或耳機播放；

一系統時序產生單元（20），係由一對照表（21）及一驅動電路（22）組成；其中，該對照表（21）係預建各種不同編碼位元率、取樣頻率等資訊對應的系統時序信號頻率，藉以比對解碼器（10）提供的即時資訊，以選定對應的系統時序信號頻率；而在具體實施時，該對照表（21）係內建於一微處理器中。又，該驅動電路（22）則根據前述對照表（21）選定之頻率產生系統時序信號，並送至解碼器（10）。

以前述的壓縮音訊處理裝置，係將轉換成位元流形式的音訊資料送至解碼器（10），並由解碼器（10）即

時提供該音訊資料之編碼位元率及取樣頻率等資訊予系統。時序產生單元（20），再由系統時序產生單元（20）根據該即時資訊以改變回送至解碼器（10）的系統時序信號頻率，由於系統時序產生單元（20）係逐一訊框（FRAME）或逐段的確認音訊資料的編碼位元率及取樣頻率，並據以調整系統時序信號的頻率，換言之，解碼器（10）係以適切及可變頻率的時序信號對每一訊框或每一段不同編碼位元率、取樣頻率的音訊資料進行解碼，如此即可有效解決解碼器以過高頻率的單一固定系統時序信號對所有音訊資料進行解碼而造成的用電效率不彰問題，進而達省電之目的。

又請參閱第二圖所示，係本發明又一較佳實施例，其基本架構與前一實施例大致相同，不同處在於該系統時序產生單元（20）之驅動電路（22）具有一第一時序輸出端（221）與一第二時序輸出端（222），並進一步設有一切換電路（23）；其中：第一／第二時序輸出端（221）／（222）係供輸出前後不同頻率的系統時序信號，又切換電路（23）係由一防短暫電磁波干擾（GILTCH）的切換開關構成，其設於前述第一／第二時序輸出端（221）／（222）與解碼器（10）之系統時序輸入端間，藉以切換選擇第一時序輸出端（221）或第二時序輸出端（222）輸出的時序信號送至解碼器（10），利用是項設計，可提高不同頻率系統時序信號的變換速度。

由上述可知，本發明主要係由解碼器即時提供輸入音訊資料的編碼位元率及取樣頻率等資訊予系統時序產生單元，使系統時序產生單元根據該即時資訊以隨時變動送至解碼器的系統時序信號頻率，藉此令解碼器分別以適切頻率的時序信號對不同編碼位元率／取樣頻率的音訊資料進行解碼，以有效達成省電之目的，由此可見，本發明確已具備顯著的實用性與進步性，並符合發明專利要件，爰依法提起申請。

【圖式簡單說明】

（一）圖式部分

第一圖：係本發明一較佳實施例之系統方塊圖。

第二圖：係本發明又一較佳實施例之系統方塊圖。

第三圖：係習用壓縮音訊處理裝置之系統方塊圖。

（二）元件代表符號

（10）解碼器 （11）音訊處理器

（20）系統時序產生單元

（21）對照表 （22）驅動電路

（221）第一時序輸出端

（222）第二時序輸出端

（23）切換電路

（70）解碼器 （71）音訊處理器

（80）處理單元 （81）微處理器

（82）時序信號產生器

拾、申請專利範圍：

1．一種可減少耗電的壓縮音訊處理裝置，其包括一解碼器及一提供解碼器時序信號的系統時序產生單元；其中：

該解碼器具有一編碼位元率輸出端與一取樣信號頻率輸出端等，以即時提供編碼位元率與取樣信號頻率；

該系統時序產生單元具有編碼位元率輸入端與一取樣信號頻率輸入端，其分別與解碼器對應的信號輸出端連接，以便根據解碼器提供的資訊以即時變換其輸出系統時序信號的頻率。

2．如申請專利範圍第1項所述可減少耗電的壓縮音訊處理裝置，該系統時序產生單元係包括有：

一對照表，係預建相對於不同編碼位元率、取樣頻率等資訊所對應的系統時序信號頻率，藉以比對解碼器提供的即時資訊，以選定對應的系統時序信號頻率；

一驅動電路，係根據對照表選定之頻率產生系統時序信號，並送至解碼器。

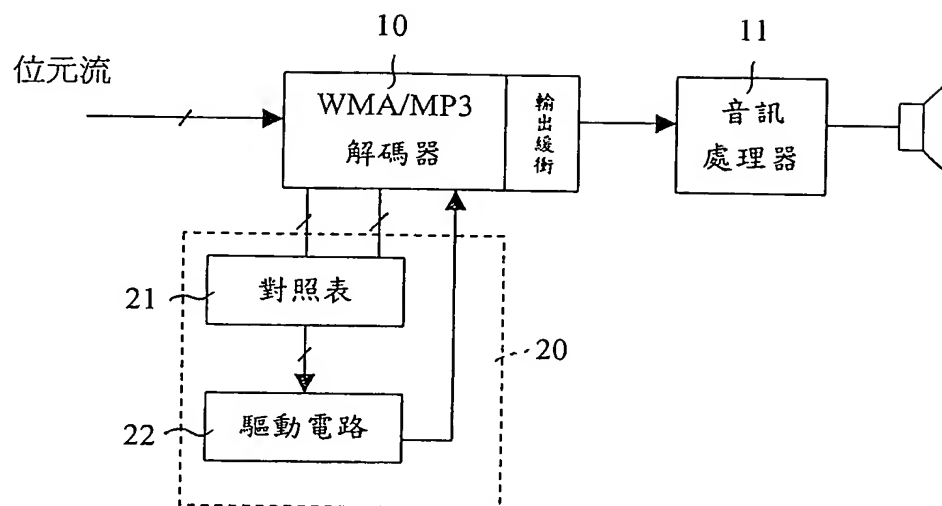
3．如申請專利範圍第2項所述可減少耗電的壓縮音訊處理裝置，該系統時序產生單元之驅動電路具有一第一時序輸出端與一第二時序輸出端，該第一／第二時序輸出端係透過一切換電路與解碼器的系統時序輸入端連接，而透過切換電路的切換選擇第一或第二時序輸出端送出的系統時序信號送至解碼器，藉以提高切換系統時序信號的速度。

4．如申請專利範圍第3項所述可減少耗電的壓縮音訊處理裝置，該切換電路係由一防短暫電磁波干擾(GILTCH)的切換開關構成。

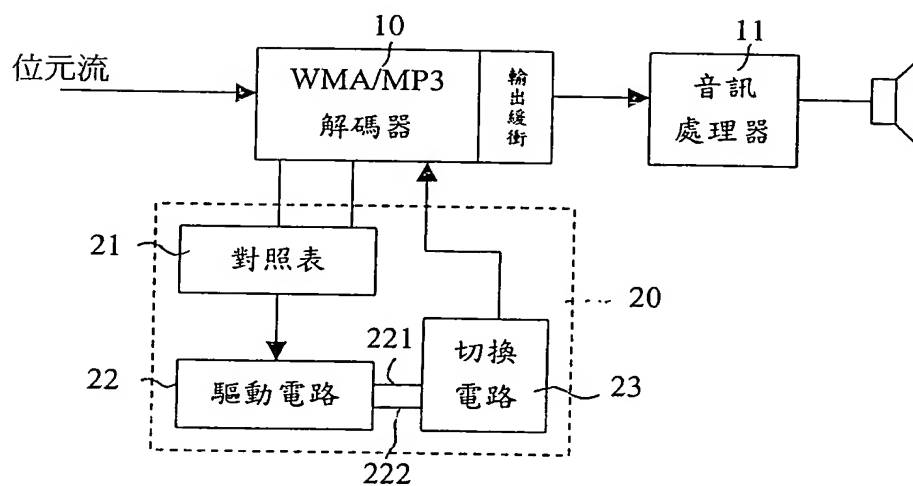
5．如申請專利範圍第2、3或4項所述可減少耗電的壓縮音訊處理裝置，該系統時序產生單元之對照表係內建於一微處理器中。

拾壹、圖式：

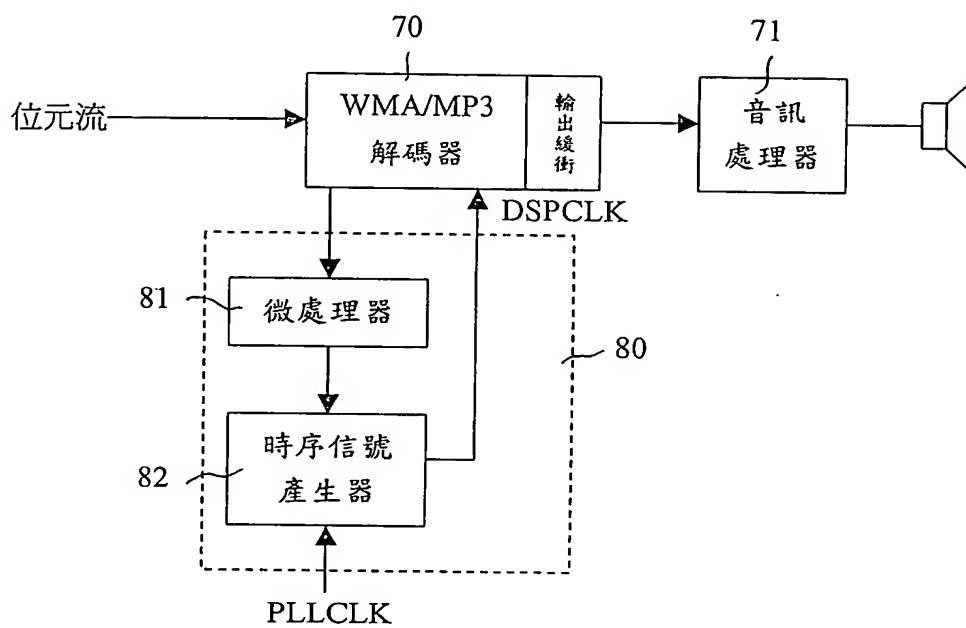
如次頁



第一圖



第二圖



第 三 圖